

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-192902

(43)Date of publication of application : 13.07.1992

(51)Int.Cl.

H01P 3/08

H01P 1/22

(21)Application number : 02-327749

(71)Applicant : NEC YAMAGATA LTD

(22)Date of filing : 27.11.1990

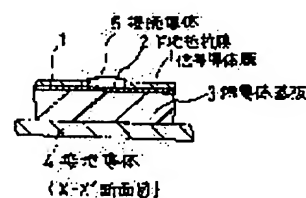
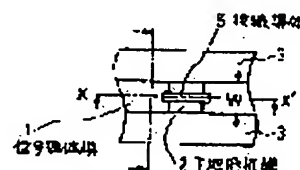
(72)Inventor : WATANABE KENJI

## (54) HYBRID INTEGRATED CIRCUIT DEVICE FOR HIGH FREQUENCY

## (57)Abstract:

**PURPOSE:** To prevent a direct current bias from being lowered by providing a bypass conducting path to the base resistance film for feedback amount attenuation of an oscillating path while connecting the central parts of both edges having the least high frequency current distribution.

**CONSTITUTION:** A base resistance film 2 for feedback amount attenuation is inserted to a conductive film 1 while exposing the lower resistance film by separating one part of the signal conductor film 1 of the oscillation path on a dielectric substrate 3, and the central parts at the edge parts of the separated conductor film 1 are connected by a conductor 5. Thus, no high frequency current almost passes through the connecting conductor 5, and it is operated only as the bypass conducting path for the direct current bias current.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

**THIS PAGE BLANK (USPTO)**

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平4-192902

⑤ Int.Cl.<sup>5</sup>

H 01 P 3/08  
1/22

識別記号

庁内整理番号

7741-5 J  
7741-5 J

⑬ 公開 平成4年(1992)7月13日

審査請求 未請求 請求項の数 1 (全3頁)

⑭ 発明の名称 高周波用混成集積回路装置

⑮ 特 願 平2-327749

⑯ 出 願 平2(1990)11月27日

⑰ 発 明 者 渡 辺 謙 二 山形県山形市北町4丁目12番12号 山形日本電気株式会社  
内

⑱ 出 願 人 山形日本電気株式会社 山形県山形市北町4丁目12番12号

⑲ 代 理 人 弁理士 内 原 晋

明 細 書

1. 発明の名称

高周波用混成集積回路装置

2. 特許請求の範囲

誘電体基板と、前記誘電体基板の一主面に形成される信号導体膜と、該信号導体膜と高周波信号線路を構成する前記誘電体基板裏面上の接地導体とを含み、前記高周波信号線路の発振経路には前記信号導体の一部切除領域と、前記信号導体の一部切除領域上に露出する下地抵抗膜と、前記信号導体の一部切除領域上の互いに離間する2つの信号導体間を端部中央部で接続する前記下地抵抗膜のバイパス導電路とからなる発振防止回路が形成されることを特徴とする高周波用混成集積回路装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は高周波用混成集積回路装置に関し、特にその発振防止回路の構造に関する。

〔従来の技術〕

第4図および第5図はそれぞれ従来の高周波用混成集積回路装置の発振防止回路の断面構造図を示す。前者は発振経路の信号導体膜1の一部を分離して帰還量減衰用の下地抵抗膜2を中間に挿入した構造のものであり、また、後者は同じく一部を分離した信号導体膜1の間に帰還量減衰用のチップ抵抗2'を導体線または導体テープなどの接続導体5で接続した構造のものである。ここで、3および4は誘電体基板および接地導体を、また、1'および3'は信号導体膜片およびチップ抵抗搭載用の誘電体基板をそれぞれ示す。

〔発明が解決しようとする課題〕

しかしながら、上述した従来の高周波用混成集積回路装置は、高周波信号線を直流バイアス供給線として共用する場合が多く、抵抗膜にも高周波成分の外に直流バイアス電流が常時流れている場合が多い。従って、この構造の発振防止回路は目的とする高周波成分の減衰のみでなく、直流バイアスも低下させるという欠点を有

する。

本発明の目的は、上記の情況に鑑み、直流バイアスを低下させる従来発振防止用回路の欠点を解決した高周波用混成集積回路装置を提供することである。

〔課題を解決するための手段〕

本発明によれば、高周波用混成集積回路装置は、誘電体基板と、前記誘電体基板の一主面に形成される信号導体膜と、該信号導体膜と高周波信号線路を構成する前記誘電体基板裏面上の接地導体とを含み、前記高周波信号線路の発振経路には前記信号導体の一部切除領域と、前記信号導体の一部切除領域上に露出する下地抵抗膜と、前記信号導体の一部切除領域上の互いに離間する2つの信号導体間を端部中央部で接続する前記下地抵抗膜のバイパス導電路とからなる発振防止回路が形成されることを備えて構成される。

〔作用〕

本発明によれば、直流バイアス電流は、信号

高周波電流は導体膜の縁端部に沿うように分布し、中央部にはほとんど流れない性質をもつ。従って、上記実施例の信号導体膜1内の高周波電流も当然これと全く同じ電流分布を示す。

第2図は上記実施例における信号導体膜の高周波電流分布を接地導体の高周波電流分布と共に示す第1図(a)のY-Y'断面図である。すなわち、信号導体膜1の膜幅Wの中央部を高周波電流軸iの原点( $x=0$ )にとると、信号導体膜1を流れる高周波電流 $i_1$ は原点( $x=0$ )で最小となり、縁端部( $x=W/2, -W/2$ )で最大となる。このとき接地導体4上の高周波電流 $i_2$ は当然のことながらこれとは全く逆となる。

従って、分離した信号導体膜1の両端中央部を架橋接続した接続導体5には高周波電流はほとんど通らないこととなり、言わば直流バイアス電流のためのバイパス導電路としてのみ機能し得るようになる。すなわち、高周波電流および直流バイアス電流の双方に対してそれぞれ独立の通過路が形成されるので、直流バイアスを

(2)

導体膜の両端中央部に設けられた下地抵抗膜に対するバイパス導電路を介し、ほとんど減衰を受けることなく通過でき、他方、発振に寄与する高周波成分のみが抵抗膜を通り減衰せしめられるので、直流バイアスを低下させることなき発振防止回路が構成される。

〔実施例〕

次に、本発明について図面を参照して詳細に説明する。

第1図(a)および(b)はそれぞれ本発明の一実施例を示す発振防止回路の平面図およびそのX-X'断面図である。本実施例によれば、発振防止回路は、従来と同じく誘電体基板3上に形成される発振経路の信号導体膜1の一部を分離し下部の抵抗膜を露出させることによって、帰還量減衰用の下地抵抗膜2を信号導体膜1間に挿入すると共に、更にこの分離した信号導体膜1の端部の中央部を接続導体5で架橋接続することによって形成される。

一般に良く知られているように、導体膜中の

低下させることなき発振防止回路として機能することができる。

第3図(a)および(b)はそれぞれ本発明の他の実施例を示す発振防止回路の平面図およびそのY-Y'断面図である。本実施例によれば、信号導体膜1の一部は、高周波電流の最も流れにくい中央部のみを残して下地抵抗膜2上から切除される。本実施例では残された信号導体膜1の中央部が直流バイアス電流のバイパス導体として機能する。この回路構造は前記実施例に比べ、組立の接続工数を低減できる利点がある。

〔発明の効果〕

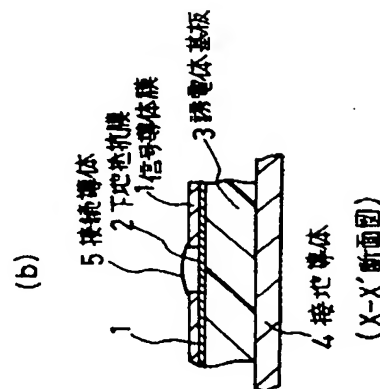
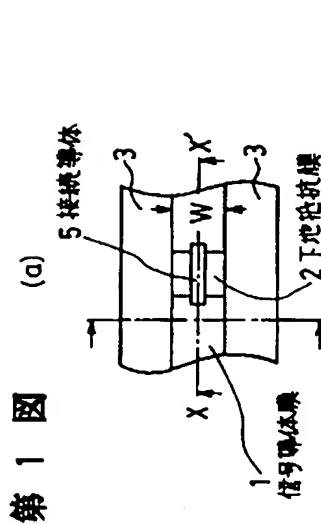
以上詳細に説明したように、本発明によれば、発振経路の帰還量減衰用の下地抵抗膜に対するバイパス導電路が高周波電流分布の最も少ない両端中央部を結んで設けられるので、抵抗膜上の高周波電流の流れに対しほとんど影響を与えことなく、所要の直流バイアス電流をこのバイパス導電路を介し全く独立に流すことが

できる。従って、従来の如く直流バイアス機能を低下させることなく発振防止用回路を備えた高周波用混成集積回路装置を容易に実現することができる。

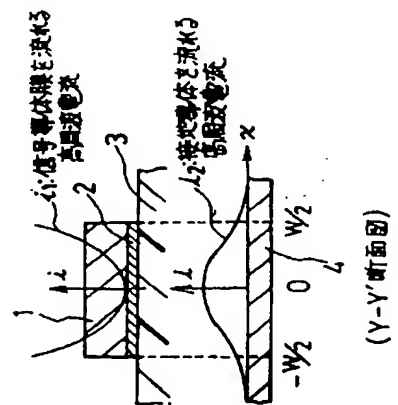
#### 4. 図面の簡単な説明

第1図 (a)および(b) はそれぞれ本発明の一実施例を示す発振防止回路の平面図およびそのX-X'断面図、第2図は上記実施例における信号導体膜の高周波電流分布を接地導体の高周波電流分布と共に示す第1図(a)のY-Y'断面図、第3図 (a)および(b) はそれぞれ本発明の他の実施例を示す発振防止回路の平面図およびそのY-Y'断面図、第4図および第5図はそれぞれ従来の高周波混成集積回路装置の発振防止回路の断面構造図である。

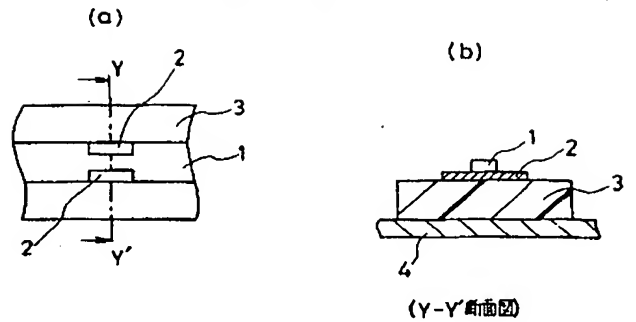
- 1 … 信号導体膜、
- 2 … (帰還量減衰用の) 下地抵抗膜、
- 3 … 誘電体基板、
- 4 … 接地導体、
- 5 … 接続導体。



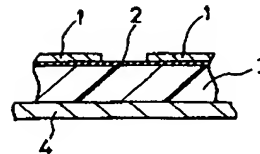
#### 第2図



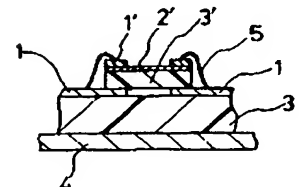
#### 第3図



#### 第4図



#### 第5図



**THIS PAGE BLANK (USPTO)**